

|      |  |
|------|--|
| 氏名   | 兼本 大輔                                  |
| 所属機関 | 山梨大学大学院・医学工学総合研究部・助教                   |
| 研究題目 | パワーアンプ・アンテナの一体型設計による、究極の低消費電力無線通信機器の実現 |

## 1. 研究の目的

近未来に迫っている情報爆発時代では、これまで以上の大容量通信を実現するための通信システムが必要になる事は容易に想像出来る。扱う情報量の増加は、通信システムを支えるハードウェアの消費電力の増加を招くため、低消費電力化技術の重要性がますます高まると言える。申請者は無線 LAN 用通信器のパワーアンプから A/D 変換器までの一連の回路ブロックに関する研究を実施し、これまで一貫して「低消費電力 LSI 設計技術の実現」を目指してきた。それらの研究の末、最も消費電力が大きい回路ブロックは、アンテナに電波を送り出すパワーアンプであり、そのパワーアンプの設計が無線通信デバイス全体の消費電力に大きな影響を与える事を突き止めた。つまり、電波を高効率に送信するパワーアンプの実現は、今後の近未来通信システムの実現において大変重要なと言える。

一般的に、RF 回路は入出力インピーダンスを  $50\Omega$  にそろえる、 $50\Omega$  整合が行われてきた。これは、回路の入出力インピーダンスを  $50\Omega$  に統一し、電力伝送のマッチングを図る狙いがある。しかし、パワーアンプの電力付加効率が最大となるインピーダンスは  $50\Omega$  ではないことが多く、インピーダンス整合回路による電力のロスが発生してきた。

そこで、研究代表者等はパワーアンプの電力効率は負荷(アンテナを意味する)と大きな関係が有る事に着目し、パワーアンプとアンテナを同時に設計し、最も電力効率が高くなる一体型設計法の確立を目指し、研究を行ってきた。そこで本実施研究では、提案手法を応用する事で、高速無線 LAN 規格で用いる 5GHz 帯をカバーしたパワーアンプの電力付加効率の改善を実現する事を目指す。

## 2. 研究の内容(手法、経過、評価など。)

本研究の目的は、パワーアンプとアンテナを一体で設計する事で、パワーアンプの電力付加効率の改善が実現出来る事を明らかにすることにある。前半では、5GHz 帯無線 LAN の為のパワーアンプを  $0.18\mu m$  CMOS プロセスを用いて設計し、最も電力付加効率が高く、パワーアンプの利得の確保が実現出来る最適な出力インピーダンスを解明した(サブテーマ 1)。つぎに、その回路図を基にマスクパターンを作成し、実際に IC 作成・評価を行った(サブテーマ 2)。

### (サブテーマ 1)

初めに、 $0.18\mu m$  CMOS プロセスを用いて図 1 に示すパワーアンプの回路設計を行った。本研究では、パワーアンプ・アンテナ一体型設計を行った場合の普遍的な有効性を確認する事が優先事項であるため、用いるパワーアンプは汎用性の高いトポロジーを選択した。ターゲットとして最新無線 LAN の規格である IEEE 802.11ac を想定し、設計を行った。本規格に準拠する為には高いリニアリティが要求される。よって本研究では A 級動作パワーアンプの設計を行った。本設計では、 $50\Omega$  に整合する必要が無い為、整合回路上での電力消費量を削減する事で、電力付加効率を大幅に改善する事が出来る。

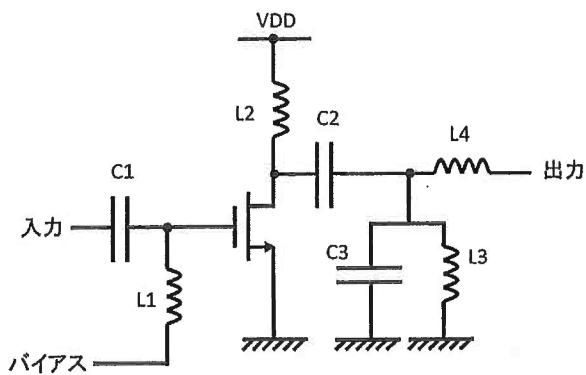


図 1 設計に用いたパワーアンプの回路図

## 2. 研究の内容（続き）（書ききれない場合には、同一形態のページを追加しても結構です。）

本設計において、RF信号カットインダクタンス L1, L2 はそれぞれ 690pH と 4nH を用いた。また直流カットに用いる C1 および C2 は 610fF と 9.5pF である。バイアス電圧は 1.3V を用い、電源電圧は 4.0V を利用した。回路設計はアジレントテクノロジ社の ADS を利用した。また設計に用いた回路の電力付加効率および利得が最大になる負荷インピーダンスはソースプルシミュレーション（図 2）を活用する事で、

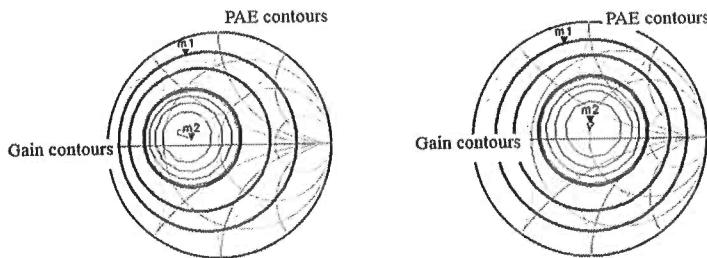


図 2 スミスチャート上に示した利得と電力付加効率特性  
(左 : 円中心  $50\Omega$  右 : 円中心  $25\Omega$ )

解明することが出来た。今回の設計において最適な出力インピーダンスは約  $25\Omega$  であることが分かった。そこで本設計においてアンテナ等のインピーダンスを  $25\Omega$  にすることで設計を進めた。

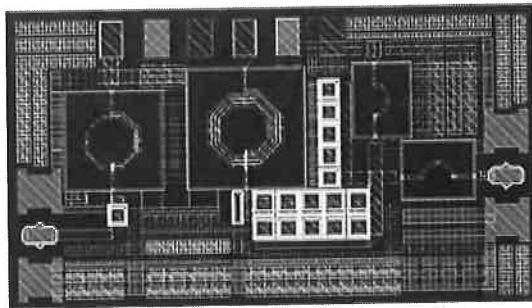


図 3 レイアウトデータ

次に、サブテーマ 1 で設計を行った回路図を基に IC のマスクパターンを作成した。マスクパターンは Virtuoso を用いて作成を行った。またレイアウト検証ソフトとして Assura を活用した。図 3 は実際に作成をしたマスクパターンである。レイアウト後、寄生容量抽出シミュレーションを実施し、マスクパターンの有効性を確認した。図 4 は動作検証シミュレーションの結果である。

本シミュレーションでは出力ポートのインピーダンスを  $25\Omega$  にして評価を実施している。結果から IEEE 802.11ac 用いる 5GHz 帯において利得が得られている事と、S11 が十分抑えられていることが明らかである。通常、測定器具のインピーダンスは  $50\Omega$  である。そこで実際の計測においては、ADS の  $25\Omega$  測定時の結果と  $50\Omega$  測定の結果を基に相互変換を行う事で、等価的に本設計の効果を確認した。測定の結果、 $50\Omega$  測定時に比べてパワーアンプ・アンテナ一体型設計を行った場合、約 1.8 ポイントの改善が見られた。つまり、パワーアンプの電力付加効率が最も高くなる出力インピーダンスで回路を設計する事により、電力付加効率の改善が可能である事を明らかに出来た。今回想定したアンテナ構造は図 5 であり、2ステージのインピーダンス整合用アンテナを検討した。

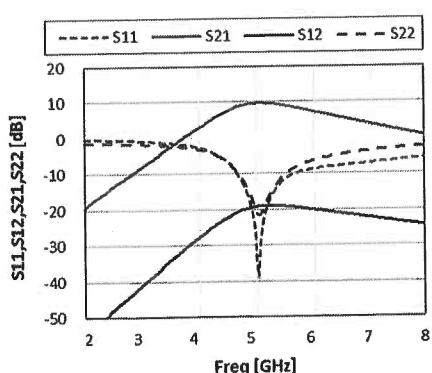


図 4 シミュレーション結果

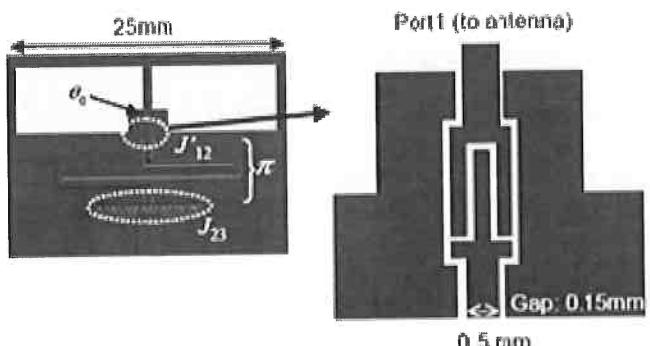


図 5 検討したアンテナ構成の一例

### 3. 研究の結論、今後の課題

高速無線 LAN 規格である IEEE802.11ac をターゲットにしたパワーアンプを用いて、パワーアンプ・アンテナ一体型設計に関する研究を行った。使用周波数帯を 5GHz 帯、またアンテナのインピーダンスを  $25\Omega$  として想定し、パワーアンプを作成・評価を行った（図 6 は試作チップ写真）。測定の結果、約 1.8 ポイント（シミュレーションでは 2.5 ポイント）も電力付加効率が改善したことが分かった。今回の試作では、汎用的な  $0.18\mu\text{m}$  CMOS プロセスを用いて設計を行った事や、実績の高い回路トポロジーを用いて検討したため、本結果は産業にとってすぐに利用可能な成果が得られたと言える。

今後は、マウントに関する精度向上（寄生パラメータの検出）およびパワーアンプ・アンテナ一体型の送信機を作成し、通信実験を行う事を目標に据えて研究を続ける事で、情報爆発時代における電力問題の解決策を提案していきたい。

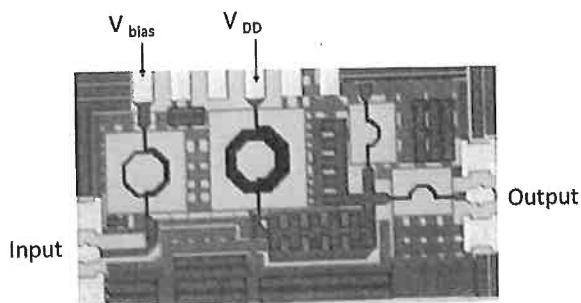


図 6 チップ写真

#### 4. 成果の価値(とくに判りやすく書いてください。)

##### 1. 社会的価値

現在の無線通信基地局では、電波を送り出すパワーアンプ回路部で多くの電力を消費している。しかし残念ながら、現在のパワーアンプの効率の低さから、その消費電力量の大半は熱として無駄に消失している。つまり、大容量無線通信を低消費電力で利用する為には、パワーアンプの高効率化に関する抜本的な解決策が望まれている。

本研究では、パワーアンプの電力効率を改善させる為の新たな設計法に関する研究を実施した。その結果、従来必要であった整合回路ブロックでの消費電力を削減する事で、電力ロスを抑えることに成功した。つまり、消費電力の増加を抑える新たな方法が開発・解明されたことになり、「IT立国」の技術革新に一石を投じる成果が得られたと言える。

##### 2. 学術的価値

現在の通信システムは著しく高度化している。その為、電波をアンテナに送り出すパワーアンプの開発と、電波を放出するアンテナ設計は別の学術分野になっている。本研究では、それぞれの研究分野の壁を取り払い、互いを融合する事で、システムの最適化を図ろうとする点に独創性を有している。また本研究で提案する設計法は単に5GHz帯無線機のみにとどまらず、他の通信分野も大きく変える可能性を秘めている。

本研究成果は、無線通信業界に発生した喫緊の課題である「電力問題」を、学術界の壁を越えた新たな方法で解決できる方法を具体的に示しており、融合的学術分野の開拓に貢献できたと言える。

#### 3. 成果論文(本研究で得られた論文等を年代順に書いてください。未発表のものは公表予定を書いてください。)

[1] 中村真悟, 兼本大輔, 吉田啓二, ポカレルラメシュ, 金谷晴一, “アンテナとの一体型設計による5.2GHz用電力増幅器の高効率化” 電気関係学会九州支部第66回連合大会, 2013年9月。

[2] 中村真悟, 兼本大輔, ポカラメシュ, 吉田 啓二, 金谷晴一 “アンテナとの一体化設計による5GHz帯高効率電力増幅器の開発” 電子情報通信学会総合大会, 2014年3月

[3] Shingo Nakamura, Daisuke Kanemoto, Ramesh Pokhrel, Keiji Yoshida and Haruichi Kanaya: "High Efficient Impedance Matching Circuit of Power Amplifier Combined with Antenna," Asia Pacific Conference on Wireless and Mobile 2014, Aug. 2014 (in press)