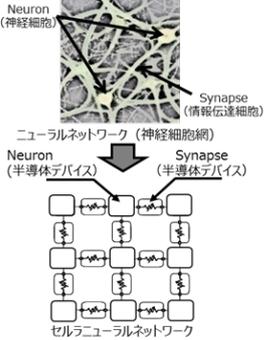


1. 氏名	木村 睦
2. 所属機関	龍谷大学 理工学部 電子情報学科
3. 研究題目	セルラニューラルネットワークの超低消費電力化を目指したキャパシタ型シナプスの研究

4. 研究の目的:

人工知能は、広範な分野で爆発的に活用され始めており、未来の産業の中心となる技術のひとつである。しかしながら現在は、多くのサーバー上のソフトウェアのプログラムとして実現されており、大消費電力や高コストそして1個の素子の故障で全体が停止するという弱点がある。一方、脳型集積回路は、人間の脳の神経回路のニューラルネットワークをハードウェアのレベルで模倣したもので、アナログ動作と並列分散処理により、現在の人工知能の弱点を克服できる(表1)。セルラニューラルネットワークは、その一種で、その構成要素であるニューロンをシナプスにより近隣

表 1.現在の人工知能 v.s.脳型集積回路

	現在の人工知能	脳型集積回路
構成	 ~100台のサーバー + ネットワーク・クラウドなどの通信技術 + ディープラーニングなどのソフトウェア	 Neuron (神経細胞) Synapse (情報伝達細胞) ニューラルネットワーク (神経細胞網) Neuron (半導体デバイス) Synapse (半導体デバイス) セルラニューラルネットワーク
規模	巨大	コンパクト
消費電力	~200kW	~数W
価格	非常に高額	低価格の可能性
ロバスト性	弱い	強い

のニューロンだけに接続するもので、特に電子デバイスの集積化に適している。ニューラルネットワークでは、ニューロンを接続するシナプスの結合強度が変化することが、記憶や学習に重要な役割を持つと考えられている。

我々は、これまで、このシナプスとして、動作が安定で機能が保障しやすい「抵抗型シナプス」を用いてきたが、抵抗型シナプスには定常的に電流が流れるため、多数の素子を集積するとそれほど低消費電力にならない。そこで、セルラニューラルネットワークにおける超低消費電力化を目指して、抵抗型シナプスを「キャパシタ型シナプス」に置換することに関する研究を行う(表2)。

表 2.シナプスの構造の比較

	抵抗型シナプス	キャパシタ型シナプス
消費電力	多い	極小
動作安定性	良好	未知

5. 研究の内容(手法、経過、評価など。書ききれない場合には、同一様式のページを追加してください。):

表3に示すように、3段階で研究を進めていく。最初に、[1]ディスクリートデバイスでキャパシタ型シナプスを再現し、セルラニューラルネットワークとして論理機能学習などの正常動作を確認する。次に、[2]将来の電子デバイスの集積化を鑑みて、薄膜デバイスでキャパシタ型シナプスを開発する。最後に、[3]その薄膜デバイスでセルラニューラルネットワークを構成

表 3.研究計画

し、論理機能学習や文字認識などのより複雑な正常動作を確認する。抵抗型シナプスからキャパシタ型シナプスへ置換したことによる、消費電力の低減効果についても評価する。以下、内容を説明する。

	2017年度		2018年度		2019年度 通年
	上半期	下半期	上半期	下半期	
シナプス	[1]キャパシタ型ディスクリート	[2]試作 ← キャパシタ型薄膜デバイス →			[2]と[3]のブラッシュアップ
ニューロン	FPGA				
シナプス数	数十個	数百~千個			・脳型集積回路を薄膜デバイスで3次元積層化する開発準備
機能	論理回路	文字認識			

[1] ディスクリートデバイスによるキャパシタ型シナプスの作製と評価

ニューロンをプログラム可能な汎用的な LSI である FPGA で、キャパシタ型シナプスをプリント基板に配置したディスクリートデバイス(トリマコンデンサ)で作製(図 1)する。FPGA およびその制御システムは、抵抗型シナプスの研究において、既に当研究室が保有しており実績がある。トリマコンデンサやプリント基板は、本研究助成費用で新たに購入して作製する。ニューロンは、我々の研究の特徴であり、これまで高集積化を目指して検討してきたインバーター(反転回路)2 個で構成した超簡略化回路を適用する。シナプスのキャパシタンスは、論理シミュレータで計算した値に設定する。評価としては、基本的な論理評価と消費電力の評価を行う。論理評価は、AND・OR・XOR といった 2 入力 1 出力の論理機能学習などの動作確認を行

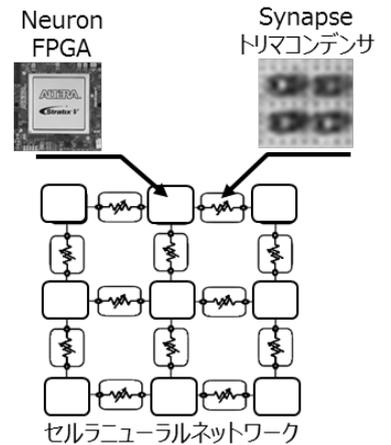


図 1. トリマコンデンサによるキャパシタ型シナプス

う。消費電力の評価は、抵抗型シナプスからキャパシタ型シナプスへ置換したことによる、消費電力の低減効果について行う。

[2] 薄膜デバイスによるキャパシタ型シナプスの試作

ニューロン、シナプスの超高集積化を想定し、3 次元積層化も可能な薄膜デバイスで、キャパシタ型シナプスを試作することを計画している。薄膜デバイスの試作については、研究分担者の松田時宜が担当する。薄膜材料の候補は、In-Ga-Zn-O (IGZO: イグゾー)(図 2)や Ga-Sn-O (GTO) 薄膜などの酸化物半導体を考えている。材料の候補理由は、以下の 3 点である。

- (1) 多元型で誘電率などの特性パラメータの制御や、強誘電性を持たせて、誘電率の所望の変化が可能。
- (2) メモリスタ動作が確認されており電気的手段による膜構造の変性が可能。
- (3) 低温プロセスや印刷プロセスで 3 次元積層化が容易。

試作方法は、組成・成膜条件・ポストアニール条件などを変えながら、結晶構造・欠陥密度・電気特性を評価し、キャパシタ型シナプスに最適な薄膜デバイスを作製する。

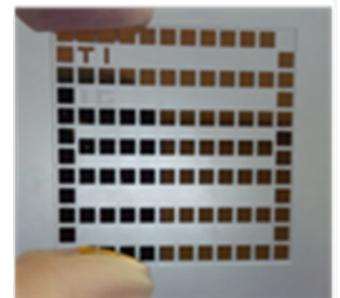


図 2. IGZO 薄膜試作例

[3] 薄膜デバイスによるキャパシタ型シナプスを用いたセルラニューラルネットワークの作製・評価

FPGA で作製したニューロンに、[2]で試作した薄膜デバイスによるキャパシタ型シナプスを接続し、セルラニューラルネットワークを作製する。そして、セルラニューラルネットワークとして基本的な論理機能学習に加え、より複雑なアルファベットの文字認識などの動作を確認する。

6. 研究の成果と結論、今後の課題:

[1] ディスクリートデバイスによるキャパシタ型シナプスの作製と評価

ニューロンを FPGA で、48 個のキャパシタ型シナプスをトリマコンデンサで作製し(図 3)、シナプスのキャパシタンスは、論理シミュレータで計算した値に設定し、任意論理の学習実験を行った。AND 論理・OR 論理・XOR 論理を学習し想起させる動作を確認できた。動作を確認できたキャパシタ型シナプスのキャパシタンスは 1pF で駆動電圧は 5V であるので、駆動周波数を 1kHz とすると、消費電力はひとつのシナプスあたり $1.25 \times 10^{-8} \text{W}$ となる。同じことを抵抗型シナプスで行ったときに比べて、消費電力はおおよそ 1/1000 であった。

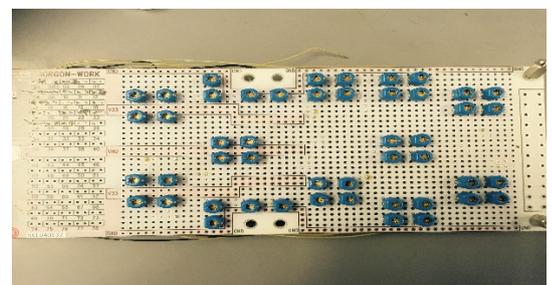


図 3. キャパシタ型シナプスの回路基板

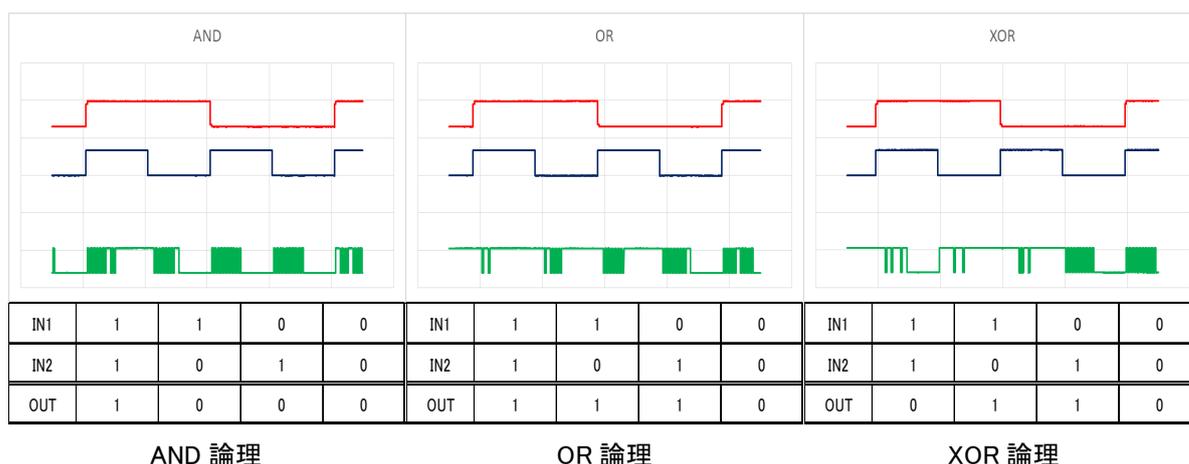


図 4. 論理学習の動作確認

[2] 薄膜デバイスによるキャパシタ型シナプスの試作

はじめに IGZO や GTO 薄膜などを検討したが十分な特性が得られず、最終的に同じく酸化物半導体である $\text{Bi}_{3.25}\text{La}_{0.75}\text{Ti}_3\text{O}_{12}$ 薄膜 (図 5) で十分な特性が得られた (図 6)。ここで、 $\text{Bi}_{3.25}\text{La}_{0.75}\text{Ti}_3\text{O}_{12}$ 薄膜は大気圧液相プロセスであるゾルゲル法で製膜されており、将来的な 3 次元積層化が容易な方法である。強誘電体特性としては、残留分極が $1.3\sim 3.0\mu\text{C}/\text{cm}^2$ 、抗電界が $70\sim 140\text{kV}/\text{cm}$ で、この材料系としてはそれほど優良ではないものの、回路シミュレーションによればニューラルネットワークとして使用可能であることがわかった。

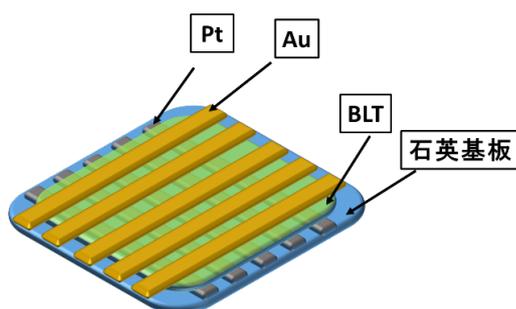


図 5. $\text{Bi}_{3.25}\text{La}_{0.75}\text{Ti}_3\text{O}_{12}$ 薄膜によるキャパシタ型シナプス

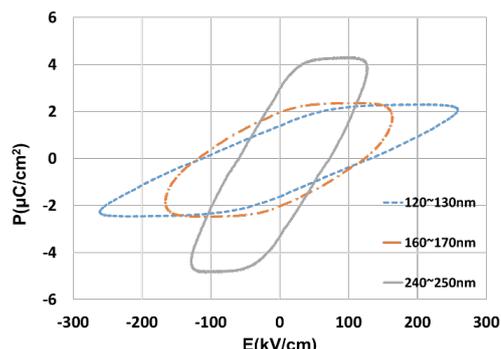


図 6. $\text{Bi}_{3.25}\text{La}_{0.75}\text{Ti}_3\text{O}_{12}$ 薄膜の強誘電体特性

[3] 薄膜デバイスによるキャパシタ型シナプスを用いたセルラニューラルネットワークの作製・評価

FPGA で作製したニューロンに、[2]で試作した薄膜デバイスによるキャパシタ型シナプスを接続し、セルラニューラルネットワークを作製した。そして、セルラニューラルネットワークとして、アルファベットの文字認識の動作を確認した。この研究の成果は現在は論文を投稿しているところであるので、ここでは省略する。

今後の課題

本研究助成の期間での研究の成果と結論は上記[1]~[3]までだが、さらに将来は、ニューロンとシナプスを薄膜デバイスで 3 次元積層化する脳型集積回路を実現する予定である。

7. 成果の価値

7.1_学術的価値:

ニューラルネットワークの従来技術は、ニューロンもシナプスも十数個から数十個のトランジスタから構成されたものであり、多数を集積化することに課題があった。第 2 回ウエアラブル EXPO での日本IBMの講演によると、脳型デバイスの第 2 世代チップ「TrueNorth」(2014 年)は、54 億個のトランジスタで 100 万個のニューロンと 2.56 億個のシナプスを 70mW の消費電力で実現しているが、人間の脳のニューロン数 860 億個にはるかに及ばない。TrueNorth で猫の脳と同じニューロン数を実現するだけでも 100 個のチップが必要だが、これらを接続する

実装技術が課題である。

我々の研究開発の独創性は、ニューラルネットワークの構成エレメントであるニューロンとシナプスの構造の簡略化と、3次元積層化の可能性をもつプリントプロセスによる薄膜デバイス（薄膜プリント積層デバイス）でこれらを構成することで、人間の脳のニューロン数の実現可能性につながることにある。前者は、薄膜トランジスタ(TFT)のホットキャリアやジュール熱による特性変化を利用しシナプスを1個の TFT で構成し、修正 Hebb 学習則の考案でニューロンを8個の TFT で構成したことにある。さらに、本研究助成では、シナプスとしてキャパシタ型シナプス

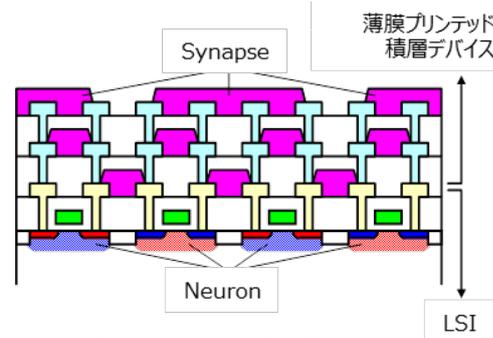


図 7. 薄膜プリント積層デバイスを用いた脳型集積システム

を用いるが、これは世界初の試みであり、抵抗型からキャパシタ型へ置換することで、消費電力を劇的に削減することができる。後者については、高温プロセスで作製し3次元積層化が困難である通常のトランジスタではなく、薄膜デバイスを採用することで、文字や絵を紙に印刷するように製造する印刷プロセスの適用が可能で、図7に示すように3次元積層化構造による素子の超大集積化が可能となることにある。

さらに、脳科学的な意味での創造性・芸術・意識といった人間性の起源が脳型集積システムのアーキテクチャにあるならば、それを明らかにする科学的貢献もできる可能性がある。

7.2. 社会的価値:

人工知能は、未来の産業の中心となる技術の一つであるが、現在は、多くのサーバー上のソフトウェアのプログラムとして実現されており、百kWクラスの大消費電力や高コスト、そして1個の素子の故障で全体が停止するといったロバスト性の弱点がある。一方、人間の脳の神経回路をハードウェアのレベルで模倣したニューラルネットワークは、アナログ動作と並列分散処理により、現在の人工知能の弱点を克服できる可能性を持っている。例えば、IoT (Internet of Things)については、必要なデータのみを学習して取得する知能を持った小型・超低消費電力なIoT用知能センサを実現できる。さらに、これらはネットワークという通信インフラ経由で大規模コンピュータに接続することなくスタンドアロンで動作するので、通信インフラの状態にかかわらずあらゆる状況で、適切な認識および判断を自立して行うことができ、事故や災害にも強いシステムの実現が可能となる。

7.3. 研究成果:

研究論文

- Mutsumi Kimura, Hiroki Nakanishi, Nao Nakamura, Tomoharu Yokoyama, Tokiyoshi Matsuda, Tomoya Kameda, and Yasuhiko Nakashima, Simplification of Processing Elements in Cellular Neural Network, J. Electrical Engineering and Electronic Technology, Vol. 6, Issue 1, Apr. 2017
- Mutsumi Kimura and Tokiyoshi Matsuda, Neuromorphic Application of Oxide Semiconductors, ECS Trans., Vol. 79, No. 1, pp. 169-175, May 2017
- Mutsumi Kimura, Ryohei Morita, Sumio Sugisaki, Tokiyoshi Matsuda, Tomoya Kameda, and Yasuhiko Nakashima, Cellular Neural Network formed by Simplified Processing Elements composed of Thin-Film Transistors, Neurocomputing Vol. 248, pp. 112-119, March and July 2017
- Mutsumi Kimura, Yuki Koga, Hiroki Nakanishi, Tokiyoshi Matsuda, Tomoya Kameda, and Yasuhiko Nakashima, In-Ga-Zn-O Thin-Film Devices as Synapse Elements in a Neural Network, IEEE J. Electron Devices Society, Vol. 6, Issue 1, pp. 100-105, Dec. 2017
- Sumio Sugisaki, Tokiyoshi Matsuda, Mutsunori Uenuma, Toshihide Nabatame, Yasuhiko Nakashima, Takahito Imai, Yusaku Magari, Daichi Koretomo, Mamoru Furuta, and Mutsumi Kimura, Memristive Characteristic of an Amorphous Ga-Sn-O Thin-Film Device, Scientific Reports, Vol. 9, 2757, Feb. 2019
- Mutsumi Kimura, Kenta Umeda, Keisuke Ikushima, Toshimasa Hori, Ryo Tanaka, Junpei Shimura, Atsushi Kondo, Takumi Tsuno, Sumio Sugisaki, Ayata Kurasaki, Kaito Hashimoto, Tokiyoshi Matsuda, Tokiyoshi Kameda, and Yasuhiko Nakashima, Neuromorphic System with Crosspoint-type Amorphous Ga-Sn-O Thin-Film Devices as Self-Plastic Synapse Elements, ECS Trans., Vol. 90, Issue 1, pp. 157-166, May 2019

- Ayata Kurasaki, Ryo Tanaka, Sumio Sugisaki, Tokiyoshi Matsuda, Daichi Koretomo, Yusaku Magari, Mamoru Furuta, and Mutsumi Kimura, Memristive Characteristic of an Amorphous Ga-Sn-O Thin-Film Device with Double Layers of Different Oxygen Density, *Materials*, Vol. 12, Issue 19, 3236, Oct. 2019
- Yuta Takishita, Masaki Kobayashi, Kazuki Hattori, Tokiyoshi Matsuda, Sumio Sugisaki, Yasuhiko Nakashima, and Mutsumi Kimura, Memristor Property of an Amorphous Sn-Ga-O Thin-Film Device deposited using Mist Chemical-Vapor-Deposition Method, *AIP Advances*, Vol. 10, Issue 3, 035112, Mar. 2020
- Hiroya Ikeda, Hiroki Yamane, Yuta Takishita, Mutsumi Kimura, and Yasuhiko Nakashima, Influence of Characteristic Variation of Oxide Semiconductor and Comparison of the Activation Function in Neuromorphic Hardware, *NOLTA IEICE*, Vol. 11, No.2, pp. 232-252, Apr. 2020
- Mutsumi Kimura, Yuma Ishisaki, Yuta Miyabe, Homare Yoshida, Isato Ogawa, Tomoharu Yokoyama, Ken-ichi Haga, Eisuke Tokumitsu, and Yasuhiko Nakashima, Neuromorphic System using Memcapacitors and Autonomous Local Learning, submitted (公開まえであるので添付せず)

国際会議発表

基調講演

- Mutsumi Kimura, Neuromorphic Application using Thin-Film Devices, SSTE 2017, June 2017
- Mutsumi Kimura and Yasuhiko Nakashima, Neuromorphic Hardware using Simplified Elements and Thin-Film Semiconductor Devices, CANDAR '17, pp. 56, Nov. 2017
- Mutsumi Kimura, Brain-like Integrated System using Thin-Film Devices, IC-LYCS 2019, Mar. 2019
- Mutsumi Kimura, Neuromorphic System using Thin-Film Devices as a Novel Computing System, ISACIT 2019, Aug. 2019

招待講演

- Mutsumi Kimura and Tokiyoshi Matsuda, Neuromorphic Application of Oxide Semiconductors, 2017 ULSIC vs. TFT Conference, May 2017
- Mutsumi Kimura, Novel Application of Thin-Film Devices – Sensing Devices, Electronics Devices, etc –, IDMC '17, Fri-S20-01, Sept. 2017
- Hiroki Yamane, Tomoya Kameda, Mutsumi Kimura, and Yasuhiko Nakashima, Development and Evaluation of Neural Networks using Oxide Semiconductor Synapses for Letter Reproduction, 2017 International Symposium on Nonlinear Theory and its Applications, NOLTA 2017, pp. 91-94, Dec. 2017
- Mutsumi Kimura, Tomoya Kameda, and Yasuhiko Nakashima, Brain-like Integrated System using Thin-Film Devices, 2017 International Symposium on Nonlinear Theory and its Applications, NOLTA 2017, pp. 95-98, Dec. 2017
- Karim Khan, Weiliang Wang, Mingzhi Dai, and Mutsumi Kimura, A Model for Amorphous Oxide Semiconductor (AOS) Devices to mimic Synaptic Transmission Behaviors, 2017 International Symposium on Nonlinear Theory and its Applications, NOLTA 2017, pp. 311-313, Dec. 2017
- Mutsumi Kimura, Hiroki Yamane, and Yasuhiko Nakashima, Neuromorphic Systems using Simplified Elements and Thin-Film Devices, FOSCOM 2018, March 2018
- Mutsumi Kimura, Toshio Kamiya, Tokiyoshi Matsuda, Kenta Umeda, Asuka Fukawa, and Yasuhiko Nakashima, Research and Applications of Amorphous Metal-Oxide Semiconductor Devices – In-Ga-Zn-O and Ga-Sn-O Thin-Film Devices –, ICDT 2018, Apr. 2018
- Mutsumi Kimura, Brain-Type Integrated System using Thin-Film Devices, Compass for Next-Gen ICT, FY 2018 RIEC Annual Meeting on Cooperative Research Projects, Feb. 2019
- Mutsumi Kimura, Brain-like Integrated System using Thin-Film Devices, The 6th International Symposium on Brainware LSI, pp. 1, Mar. 2019
- Mutsumi Kimura, Neuromorphic System using Thin-Film Devices, 2019 ULSIC vs. TFT Conference, May 2019
- Mutsumi Kimura, Novel application using TFTs, IMID 2019, B65-3, pp. 653, Aug. 2019
- Mutsumi Kimura, Neuromorphic Chip using AOS Thin-Film Devices, The 77th Fujihara Seminar, pp. 16-17, Oct. 2019
- Mutsumi Kimura, Brain-like Integrated System using Thin-Film Devices, The 8th RIEC International Symposium on Brain Functions and Brain Computer, Feb. 2020

一般講演

- Ryo Tanaka, Yuki Koga, Keisuke Ikushima, Kenta Umeda, Toshimasa Hori, Tomoharu Yokoyama, Koki Watada, Daiki Yamakawa, Mutsumi Kimura, and Tokiyoshi Matsuda, Cross-Point Device using In-Ga-Zn-O Semiconductor for Synapse Element in Neural Network, IMFEDK 2017, pp. 62-63, June 2017

- Daiki Yamakawa, Yuki Koga, Keisuke Ikushima, Kenta Umeda, Toshimasa Hori, Tomoharu Yokoyama, Koki Watada, Ryo Tanaka, Mutsumi Kimura, and Tokiyoshi Matsuda, Planar Device using In-Ga-Zn-O Semiconductor for Synapse Element in Neural Network, IMFEDK 2017, pp. 72-73, June 2017
- Sumio Sugisaki, Tokiyoshi Matsuda, and Mutsumi Kimura, Letter Recognition by Neural Network Using Poly-Si Thin Film Transistors, AM-FPD '17, pp. 190-192, July 2017
- Keisuke Ikushima, Kenta Umeda, Tokiyoshi Matsuda, Mutsumi Kimura, Tomoya Kameda, and Yasuhiko Nakashima, Ga-Sn-O Thin Films as Synapse Devices for Neural Networks, AM-FPD '17, pp. 193-196, July 2017
- Tomoya Kameda, Mutsumi Kimura, and Yasuhiko Nakashima, Neuromorphic Hardware using Simplified Elements and Thin-Film Semiconductor Devices as Synapse Elements - Simulation of Hopfield and Cellular Neural Network -, The 24th International Conference on Neural Information Processing, ICONIP 2017, Pt. VI, LNCS 10639, pp. 769-776, Nov. 2017
- Hiroki Yamane, Mutsumi Kimura, and Yasuhiko Nakashima, Development and Evaluation of Letter Reproduction System using Cellular Neural Network and Oxide Semiconductor synapses, 2017 International Symposium on Nonlinear Theory and its Applications, NOLTA 2017
- Mutsumi Kimura, Kenta Umeda, Keisuke Ikushima, Toshimasa Hori, Ryo Tanaka, Tokiyoshi Matsuda, Tomoya Kameda, and Yasuhiko Nakashima, Letter Reproduction using a Cellular Neural Network consisting of Simplified Neurons and Synapses fabricated by Thin-Film Transistors, 2017 International Symposium on Nonlinear Theory and its Applications, NOLTA 2017
- Ayata Kurasaki, Sumio Sugisaki, Ryo tanaka, Mutsumi Kimura, and Tokiyoshi Matsuda, Development of Memristor Characteristic Device using In-Ga-Zn-O Thin Film, IMFEDK 2018, pp. 50-51, June 2018
- Yuki Shibayama, Daiki Yamakawa, Mutsumi Kimura, and Yasuhiko Nakashima, In-Ga-Zn-O Thin Film Synapse in Neural Network Using LSI, IMFEDK 2018, pp. 54-55, June 2018
- Atsushi Kondo, Mutsumi Kimura, and Tokiyoshi Matsuda, Multilayer Cross-point Device using IGZO as Synapses in Artificial Neural Networks, IMFEDK 2018, pp. 58-59, June 2018
- Jumpei Shimura, Keisuke Ikushima, Mutsumi Kimura, and Tokiyoshi Matsuda, Multilayer Cross-point Synapse using Ga-Sn-O Thin Films in Neural Network, IMFEDK 2018, pp. 62-63, June 2018
- Yuta Takishita, Ryugo Okamoto, Mutsumi Kimura, and Tokiyoshi Matsuda, Evaluation of GTO film deposited using mistCVD method, IMFEDK 2018, pp. 68-69, June 2018
- Yuta Miyabe, Isato Ogawa, Mutsumi Kimura, Eisuke Tokumitsu, Kenichi Haga, and Isao Horiuchi, Evaluation of (Bi,La)₄Ti₃O₁₂ Thin Film for Capacitor-type Synapses, IMFEDK 2018, pp. 90-91, June 2018
- Daiki Yamakawa, Yuki Shibayama, Hiroki Yamane, Yasuhiko Nakashima, and Mutsumi Kimura, Cellular Neural Network using IGZO Thin Film as Synapses and LSI as Neurons, AM-FPD '18, P-34, July 2018
- Sumio Sugisaki, Ayata Kurasaki, Ryo Tanaka, Tokiyoshi Matsuda, and Mutsumi Kimura, Room Temperature Fabrication of Resistive Random Access Memory, AM-FPD '18, P-35, July 2018
- Ryo Tanaka, Isao Horiuchi, Yukio Mogi, Yasushi Hiroshima, Yasuhiko Nakashima, and Mutsumi Kimura, Cross-point Device using Ta₂O₅/Ta Layer for Synapse Element in Neural Network, AM-FPD '18, P-36, July 2018
- Keisuke Ikushima, Junpei Shimura, Tokiyoshi Matsuda, Mutsumi Kimura, Hiroki Yamane, and Yasuhiko Nakashima, Research and Development of Ga-Sn-O Thin Films for Application to Neural Networks, AM-FPD '18, 4-3, July 2018
- Mutsumi Kimura, Kenta Umeda, Keisuke Ikushima, Toshimasa Hori, Ryo Tanaka, Tokiyoshi Matsuda, Tomoya Kameda, and Yasuhiko Nakashima, Hopfield Neural Network with Variable Resistance Synapses using Amorphous Metal-Oxide Semiconductor Thin-Film Devices, 2018 International Symposium on Nonlinear Theory and its Applications, NOLTA 2018, pp. 106-109, Sep. 2018
- Hiroki Yamane, Mutsumi Kimura, and Yasuhiko Nakashima, Development and Evaluation of Letter Reproduction System using Cellular Neural Network and Oxide Semiconductor synapses, 2018 International Symposium on Nonlinear Theory and its Applications, NOLTA 2018, pp. 114-117, Sep. 2018
- Mutsumi Kimura, Kenta Umeda, Keisuke Ikushima, Toshimasa Hori, Ryo Tanaka, Tokiyoshi Matsuda, Tomoya Kameda, and Yasuhiko Nakashima, Hopfield Neural Network with Double-layer Amorphous Metal-Oxide Semiconductor Thin-Film Devices as Crosspoint-type Synapse Elements and Working Confirmation of Letter Recognition, The 25th International Conference on Neural Information Processing, ICONIP 2018, Pt. VII, LNCS 11307, pp. 637-646, Dec. 2018
- Hiroya Ikeda, Hiroki Yamane, Yuki Shibayama, Mutsumi Kimura, and Yasuhiko Nakashima, Evaluation of

Letter Reproduction System using Cellular Neural Network and Oxide Semiconductor Synapses by Logic Simulation, CANDAR '18, pp. 145, Nov. 2018

- Sumio Sugisaki, Ayata Kurasaki, Ryo Tanaka, Tokiyoshi Matsuda, and Mutsumi Kimura, Development of Rare Metal Free Al/Ga-Sn-O/Al Cell Structure Switching Resistance Memory, IDW '18, pp. 361-363, Dec. 2018
- Sumio Sugisaki, Ayata Kurasaki, Kenta Tanino, Ryo Tanaka, Tokiyoshi Matsuda, and Mutsumi Kimura, Simultaneous Fabrication of Thin Film Transistor and Switching Resistance Memory using GTO Thin Film, ITC 2019, pp. 78-79, Mar. 2019
- Hiroya Ikeda, Hiroki Yamane, Yuki Shibayama, Mutsumi Kimura, and Yasuhiko Nakashima, Evaluation of Neuromorphic Hardware using Cellular Neural Networks and Oxide Semiconductors, APDCM 2019, May 2019
- Daiki Yamakawa, Yuki Shibayama, Hiroki Yamane, Yasuhiko Nakashima, and Mutsumi Kimura, Evaluation of IGZO Synapses for Neuromorphic Systems, AM-FPD '19, P-22, July 2019
- Ayata Kurasaki, Sumio Sugisaki, Ryo Tanaka, Tokiyoshi Matsuda, and Mutsumi Kimura, Development of Two-Layered ReRAM using Ga-Sn-O Thin Film, AM-FPD '19, P-25, July 2019
- Mutsumi Kimura, Keisuke Ikushima, Daiki Yamakawa, Hiroki Yamane, and Yasuhiko Nakashima, Real Neuromorphic System using LSI Chip and Thin-Film Devices, ICONS 2019, July 2019
- Homare Yoshida, Yuta Miyabe, and Mutsumi Kimura, Crystal Growth of (Bi, La)₄Ti₃O₁₂ Using a Two Step Deposition Process, IMFEDK 2019, Nov. 2019
- Takumi Tsuno, Jumpei Shimura, Atsushi Kondo, and Mutsumi Kimura, Synapse Elements in Neural Network Based on Multilayer Cross-Point Device using IGZO, IMFEDK 2019, Nov. 2019
- Yuki Shibayama, Daiki Yamakawa, Yuki Onishi, and Mutsumi Kimura, Ga-Sn-O Thin Film Synapse for Neural Network, IMFEDK 2019, Nov. 2019
- Kaito Hashimoto, Ayata Kurasaki, Mutsumi Kimura, and Tokiyoshi Matsuda, In-Ga-Zn-O Film Thickness Dependence of Memristor Characteristic for Resistive Random Access Memory, IMFEDK 2019, Nov. 2019
- Mutsumi Kimura, Kenta Umeda, Keisuke Ikushima, Toshimasa Hori, Ryo Tanaka, Tokiyoshi Matsuda, Tomoya Kameda, and Yasuhiko Nakashima, Neuro-inspired System with Crossbar Array of Amorphous Metal-Oxide-Semiconductor Thin-Film Devices as Self-Plastic Synapse Units - Letter Recognition of Five Alphabets -, The 26th International Conference on Neural Information Processing, ICONIP 2019, Pt. II, LNCS 11954, pp. 481-491, Dec. 2019

特許

- 木村 睦, 杉崎 澄生, 宮前 義範, メモリスタ及びそれを用いたニューラルネットワーク, 特願 2017-202437, 2017年10月19日
- 中島 康彦, 木村 睦, 張 任遠, 曖昧パターンマッチングのための回路構成方法, 特願 2020-091392, 2020年05月26日 (公開まえであるので添付せず)

マスコミ報道

- 木村 睦, 通過の電荷記憶 抵抗変化 ガリウム・スズ酸化物 非晶質薄膜の特性発見, 日刊工業新聞 2019年2月27日, 2019年2月
- 木村 睦, 丸 幸弘, トップよりエッジを目指せ。., News Picks <https://newspicks.com/news/4749550/> 2020年3月