

氏名	川那子 高暢
所属機関	東京工業大学 科学技術創成研究院 未来産業技術研究所 助教
研究題目	ノーマリオフ MoS ₂ トランジスタの実現

1. 研究の目的

本研究の目的は、層状無機半導体の二硫化モリブデン(MoS₂)を用いた電界効果トランジスタ(FET)の閾値電圧を制御する手法を確立し、ノーマリオフ MoS₂ FET の動作実証を行うことである。未結合手を持たない層状構造の MoS₂はFETへの応用が期待されているが、n型半導体のため閾値電圧が負の値になる。トランジスタのソースドレイン電極間にドレイン電流が流れるON状態と電流が流れないOFF状態を決定するのが閾値電圧である。従って、閾値電圧はトランジスタにおいて最も重要な素子パラメータである。閾値電圧の制御技術を確立することは、電子デバイスの研究において最優先事項である。本研究では、①ゲート電極に仕事関数の大きな金属を用いる、②自己組織化単分子膜の電気双極子を用いる、③反応性スパッタによる酸化アルミニウムをゲート絶縁膜に用いるという3つのアプローチにより、MoS₂ FETの閾値電圧制御とノーマリオフ動作という最も重要な問題に取り組む。層状無機半導体材料のMoS₂の魅力を最大限に引き出し、高度な機能の実現にはノーマリオフ動作は必須であり、取り組むべき重要なテーマである。

2. 研究の内容(手法、経過、評価など)

本研究が取り組む課題は、二硫化モリブデン(MoS₂)をチャンネル層に用いた電界効果トランジスタ(FET)の閾値電圧を制御することである。そして本研究が成し遂げたいことは、MoS₂ FETのノーマリオフ動作を実現することである。MoS₂ FETのノーマリオフ動作を実現するために、本研究では3つの要素に関して研究を行う。以下にそれぞれの要素を述べる。また、図1に本研究のアイデアと目的を示す。

①ゲート電極に用いる金属材料の仕事関数を利用

FETの閾値電圧は、ゲート電極の金属材料の仕事関数によって制御が可能である。仕事関数の小さい金属(例えばアルミニウム(Al):4.1eV)をゲート電極に用いた場合、FETの閾値電圧は負方向へシフトする。反対に、仕事関数の大きい金属(例えば白金(Pt):5.3eV)をゲート電極に用いたときには、FETの閾値電圧は正方向へシフトする。MoS₂ FETは電子が電流のキャリアを担うn型動作であるため、ノーマリオフ動作の実現には閾値電圧を正方向に移動させる必要がある。故に、本研究ではゲート金属に仕事関数の大きいPtを用いるアプローチを採用する。

②自己組織化単分子ゲート絶縁膜の電気双極子を利用

FETのチャンネル層はゲート絶縁膜と接触しているため、閾値電圧はゲート絶縁膜の帯電状態に大きく影響される。本研究では、2次元有機結晶膜である自己組織化単分子膜(SAM)をゲート絶縁膜に用いるアプローチを採用する。その理由は、SAM内に形成される電気双極子を利用することでMoS₂ FETの閾値電圧を正方向に移動させるためである。SAMは緻密かつ配向が揃った単分子層の結晶膜であるため、約2nmの極薄膜厚ながら構造欠陥が低く高い絶縁性を示す。また電気陰性度が大きく異なる原子によって構成されるSAMは、分子内の電荷分布が偏るために電気双極子を形成する。この電気双極子によって内部電界が発生し、ゲート絶縁膜と接触しているMoS₂の界面近傍でバンドの曲がりが生じるため、閾値電圧が変化する。SAMゲート絶縁膜を用いることで、高い絶縁性と閾値電圧制御という2つの目的を達成することができる。

2. 研究の内容(続き)(書ききれない場合には、同一形態のページを追加しても結構です)

③スパッタによる酸化アルミニウム(AIO_x)との積層 SAM/ AIO_x ゲート絶縁膜を利用

ゲートリーク電流抑制の観点から、酸化物層をゲート絶縁膜に用いることが望ましい。また、本研究で用いる SAM は酸化物材料表面にのみ吸着するものである。AIO_x の堆積によって SAM の選択形成が可能となるため、絶縁膜のエッチング工程を必要としない。本研究では、アルゴン(Ar)と酸素(O₂)の混合ガスを用いた反応性スパッタによって AIO_x を堆積するアプローチを採用する。スパッタによる堆積膜は被覆率が高いために、凹凸のある表面にも均一に AIO_x を堆積することができる。一方、スパッタによる AIO_x 堆積膜は構造欠陥が多く含まれるため閾値電圧に影響を与える。故に、本研究では積層 SAM/ AIO_x 構造をゲート絶縁膜に用いる。MoS₂ は SAM と接触するため、AIO_x 堆積膜に存在する構造欠陥の影響を抑制することができる。

MoS₂ FET の閾値電圧制御に関する研究はほとんど報告が無い。これら 3 つのアプローチを用いることで MoS₂ FET のノーマリオフ動作を実現することが本研究最大の動機である。

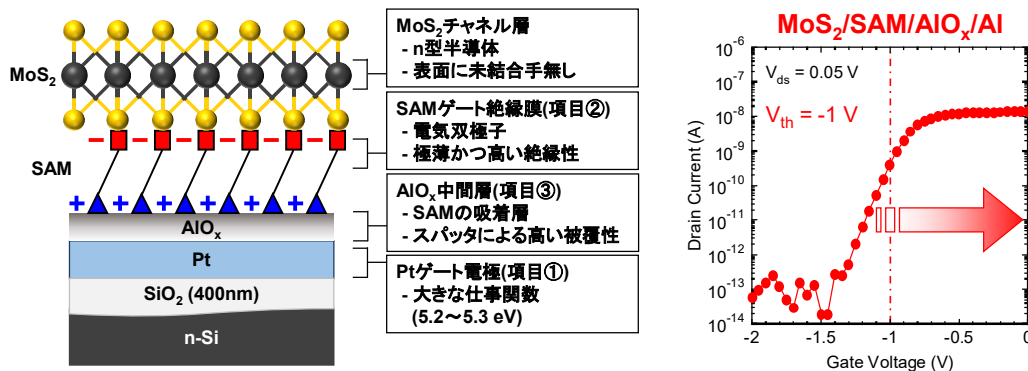


図 1. ノーマリオフ MoS₂ FET に向けた本研究の構想および MoS₂ FET の問題点

閾値電圧はトランジスタにおいて最も重要な素子パラメータである。トランジスタのソース-ドレイン電極間にドレイン電流が流れる ON 状態と電流が流れない OFF 状態を閾値電圧によって決定する。閾値電圧の制御技術を確立することは、電子デバイスの研究において最優先事項である。例えば、シリコンを用いた MOSFET では、閾値電圧制御に関する研究は膨大な報告があり、現在も精力的に研究が行われている。また、パワーデバイス応用が期待されている AlGaIn/GaN HEMT でも、ノーマリオフ動作は最優先課題である。さらに、有機半導体トランジスタでも閾値電圧の制御に関する研究は非常に多い。閾値電圧制御の手法を確立することは、デバイス応用や実用化に向けて先ず初めに解決しなければならない問題である。層状構造を有する MoS₂ は、結晶表面に未結合手が存在しないため、固体中のキャリアを電界効果によって能動的に制御する機能性電子デバイスへの応用が期待されている。一方、MoS₂ は n 型半導体のため FET の閾値電圧が負の値になる。デバイスや回路の安全性の観点から、閾値電圧が正の値であるノーマリオフ動作が望ましい。MoS₂ FET の魅力を最大限に引き出し、高度な特性や機能を実現するためには、ノーマリオフ動作を達成する必要がある。故に、MoS₂ FET の閾値電圧制御とノーマリオフ動作の実証は、取り組むべき重要な課題であると考えている。MoS₂ FET の閾値電圧制御に関する研究は、その重要性にもかかわらずほとんど報告は無い。その理由の 1 つは、MoS₂ の材料物性の研究に注力しており、デバイス物理の研究はあまり行われていないためと考えられる。本研究の目的は、MoS₂ FET の閾値電圧の制御手法を確立することである。本研究では、MoS₂ 層の不純物濃度を制御するのではなく、MoS₂ FET のゲート絶縁膜およびゲート電極に独自の工夫を凝らす事により閾値電圧を制御する。素子の試作と特性評価を通して閾値電圧を制御する手法を完成させる。その実証としてノーマリオフ動作の MoS₂ FET を実現する。

3. 研究の結論、今後の課題

MoS₂ FET の閾値電圧を大きく正方向に移動させるために、仕事関数が 5 eV 以上の金属をゲート電極に用いることを検討した。金属材料の候補として仕事関数が 5.3 eV の Pt を用いた。Pt の堆積には、プロセスダメージが比較的低い電子線蒸着装置を用いた。SiO₂/Si 基板上に Pt を電子線蒸着によって堆積し、リフトオフプロセスによってゲート電極を作製した。電子線蒸着によって堆積した Pt 電極と SiO₂/Si 基板との密着性を向上させるために Cr を用いた。堆積した Pt 電極上に反応性 RF スパッタリングによってゲート絶縁膜の AlO_x を堆積した。これまでの実験ではゲート電極に Al を用いていた。ゲート絶縁膜の形成は Al ゲート電極表面に酸素プラズマを照射することで AlO_x を形成していた。一方、Pt 金属を酸化してゲート電極表面に酸化膜層を作製することは、不可能である。よって RF スパッタリングによる AlO_x の堆積を新たにプロセスに導入した。アルゴンと酸素の比率を変えることで、堆積レートや被覆性、絶縁性といったプロセス条件や電気特性の最適化を行った。同時に AlO_x を SiO₂/Si 基板上にも堆積し、MOS キャパシタを作製した。MOS キャパシタの容量-電圧特性から堆積した AlO_x の膜厚を計算した。さらに、電流-電圧特性から絶縁破壊電界を調べた。AlO_x 上に自己組織化単分子膜を形成し、この積層ゲート絶縁膜上に MoS₂ を転写し、FET の作製と閾値電圧を評価した。同時に、Al をゲート電極に用いた MoS₂ FET も比較試料として作製し、閾値電圧の変化量がゲート金属の仕事関数と一致しているかを検討した。図 2 に作製した MoS₂ FET の I_d-V_g 特性を示す。実験結果より、Pt 電極によって閾値電圧 0.16V の正の値を実現することができた。比較試料の Al をゲート電極に用いた MoS₂ FET と比較して、約 1V 程度の正側への閾値電圧シフトを観測した。図 2 のバンドアライメントに示すように、閾値電圧の正側へのシフトは、ゲート電極材料の仕事関数差に対応しており、ゲート金属によって閾値電圧を制御している実験的な証拠と考えられる。

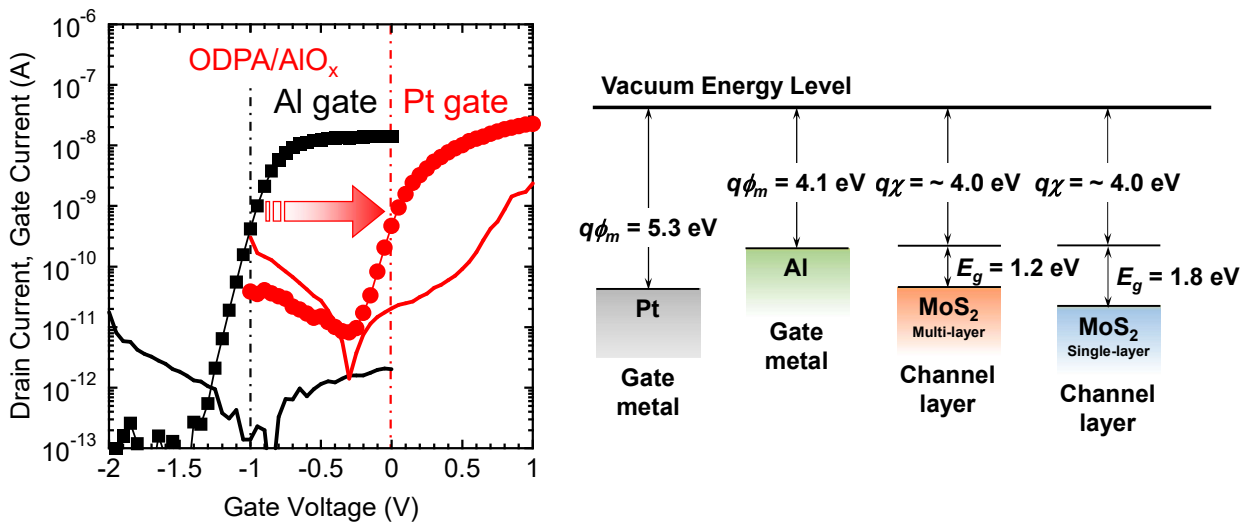


図 2. Pt ゲート金属による MoS₂ FET の正の閾値電圧の実現と Al ゲート電極との比較

一方、Pt ゲート電極を用いた場合、ゲートリーク電流の増加が確認できる。これは熱処理による Pt 金属の AlO_x ゲート絶縁膜中への拡散が原因と考えられる。反応性 RF スパッタリングによる AlO_x は作製が容易であるが、密度が低い場合熱処理によるゲート電極材料の拡散を抑制することができない。今後の計画では RF スパッタリングによる AlO_x ゲート絶縁膜から原子層堆積法(ALD)による Al₂O₃ への変更を計画している。また AlO_x よりも誘電率の高いハフニウム酸化物(HfO₂)も導入することを検討する。さらに、RF スパッタリングではなく ALD による Al₂O₃ や HfO₂ は、シリコン技術の発展の中で既に成熟した手法になっており、RF スパッタリングよりも質の高い絶縁膜を作製することができる。これによりゲートリーク電流の抑制が可能となる。また HfO₂ の導入によってゲート容量の向上による更なるデバイス特性の向上が期待できる。

4. 成果の価値(とくに判りやすく書いて下さい)

4. 1. 社会的価値

研究助成の申請段階の際に、最大のテーマであった正の閾値電圧を有する MoS₂ FET の実現と閾値電圧制御を確立することは実験的に実証することができた。しかし、まだ多くの学術的及び技術的課題が残されており、現状では今すぐに我々の社会に実装されるとは考え難い。本研究助成によって得られた成果は学術研究論文に掲載され、国内及び国際学会を通して発表を行ってきた。今年度も既に国際学会や国際ワークショップなどで数件の招待講演を予定している。従って、本研究助成によって得られた研究成果が少しずつ広まり認められていると考えている。今後もより一層の努力が必要であることは間違いないと思われるが、性能を競うよりも複数の問題を同時に解決できるようなアイデアを追求する研究を続けるべきだと考えている。新しいアイデアを発表すれば、そこからまた新たな研究が発展、展開していくと考えている。

4. 2. 学術的価値

本研究で取り組んでいる二硫化モリブデン(MoS₂)は原子層/分子層材料と呼ばれる材料群である。シリコンに代表される従来の半導体材料とは全く異なる興味深い物性を示すため、近年活発に研究が行われている分野である。特に欧州では、大型の研究プロジェクトが進んでおり、原子層/分子層材料のデバイス応用の重要性を顕著に表していると考えられる。一方、新材料の物性とデバイス特性との間には必ずギャップが存在し、物性から期待される素子性能や機能の実現が困難である。半導体電子デバイスやエレクトロニクス研究者の興味は、この新材料物性とデバイス特性との間にあるギャップを如何にして克服し、新たなデバイス応用へと展開するかである。本研究で取り組んだ閾値電圧制御は、デバイス応用に向けて避けて通ることのできない研究課題である。本研究で閾値電圧制御を実証することができたことは、デバイス応用に向けて重要な一歩を踏み出せたと考えている。

4. 3. 成果論文(本研究で得られた論文等を年代順に書いて下さい。未発表のものは公表予定を書いて下さい)

[国際学会発表予定]

[1] T. Kawanago., et al, *3rd EU-Japan Flagship Workshop on Graphene and Related 2D Materials* (招待講演) Nov. 2018.

[2] T. Kawanago., et al, *RPGR 2018* (招待講演) Oct. 2018.

[3] T. Kawanago, T. Oba, S. Oda, *ESSDERC 2018* (査読有) 5 Sep. 2018.

以下は成果発表済み

[解説論文] [1] 月刊「応用物理」2018年7月号 研究紹介記事

[学術研究論文]

[1] T. Kawanago, R. Ikoma, T. Oba, H. Takagi, "Fabrication of hybrid self-assembled monolayer/hafnium oxide gate dielectric by radical oxidation for molybdenum disulfide field-effect transistors", *Applied Physics Letters* (査読有), vol. 111, no. 20, p. 202904, 2017.

[2] T. Kawanago, S. Oda, "Control of threshold voltage by gate metal electrode in molybdenum disulfide field-effect transistors", *Applied Physics Letters* (査読有), vol. 110, no. 13, p. 133507, 2017.

[国際学会]

[1] T. Kawanago, R. Ikoma, D. Wanjing, S. Oda, "Radical Oxidation Process for Hybrid SAM/HfO_x Gate Dielectrics in MoS₂ FETs", *ESSDERC 2017* (査読有), Leuven, Belgium, Tuesday 12 Sep. 2017.

[2] T. Kawanago., et al, "Transfer printing of nanostructured membrane with elastomeric stamp and its application to TMDC-based field-effect transistors", *IWJT 2017* (招待講演) 1st Jun. 2017.

他に、国内研究会および応用物理学会に第一著者、共著で多数発表